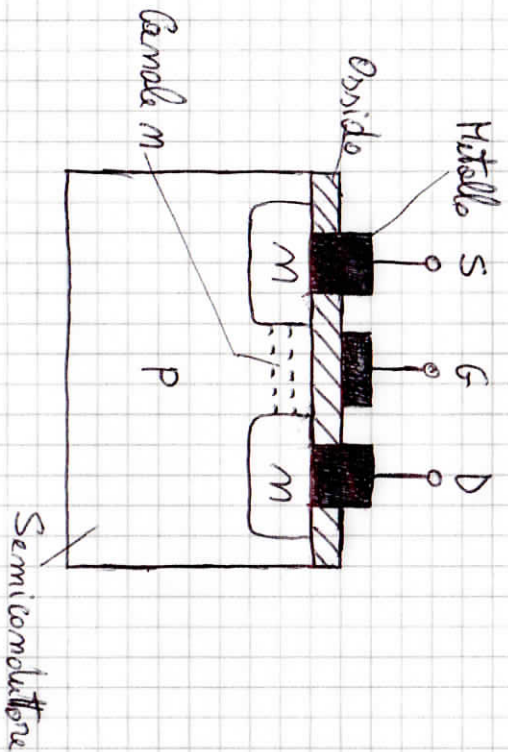


IL MOSFET

Generalità

Il MOSFET (Metal Oxide Semiconductor Field Effect Transistor) o semplicemente MOS è un transistor a effetto di campo a semiconduttore di ossido metallico. È un componente molto piccolo, basti pensare che le sue dimensioni sono inferiori al μm . Viene largamente utilizzato nei circuiti integrati digitali.

Struttura e funzionamento.



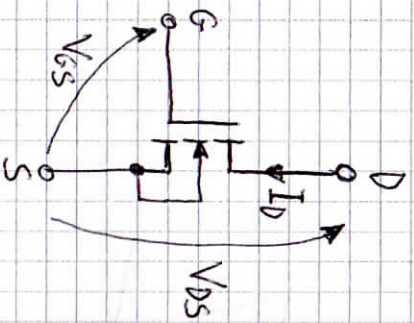
di tipo "n" e collegati da un canale che è portatore di carica positiva venienti dalle due zone. La formazione del canale e la sua profondità sono regolate dalla tensione applicata al gate che è isolato dal corpo del MOS da uno strato di ossido di silicio.

La corrente I_D che scorre nel canale fra drain e source è regolata dalla tensione V_{GS} applicata al gate. Il MOS è quindi un dispositivo a comando di tensione.

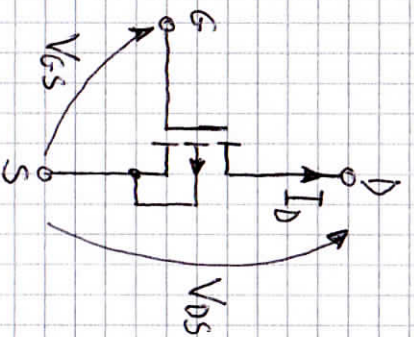
Se il canale è formato da cariche negative o positive si distinguono MOS rispettivamente a canale n (NMOS) o a canale p (PMOS). Nel NMOS la formazione del canale con le cariche negative avviene dallo zone di source e drain avviene applicando una tensione positiva V_{GS} al gate. Successivamente applicando una tensione V_{DS} positiva provocherà lo scorrimento di una corrente I_D fra drain e source, il cui valore dipende dalla tensione V_{GS} . Nel PMOS, sia V_{GS} sia V_{DS} devono essere negative e la corrente I_D scorrerà dal source al drain.

Andrà i MOS, come i BIT, possono essere usati come "amplificatori" oppure come "interuttore". Quest'ultimo caso è quello dei circuiti digitali.

In questo tipo di funzionamento il MOS viene fatto commutare fra uno stato ON (zona di conduzione resistiva) e uno stato OFF (zona di interdizione).



NMOS



PMOS

Stato OFF

Indichiamo con $V_{GS(th)}$ la tensione di soglia necessaria per la formazione del canale. Per portare in interdizione un NMOS è sufficiente che la tensione V_{GS} sia inferiore a $V_{GS(th)}$. Il valore ottimale è $V_{GS} = 0$.

Per i PMOS, invece, dato che $V_{GS(th)}$ è negativa, per ottenere l'interdizione è necessario che V_{GS} sia maggiore di $V_{GS(th)}$, cioè deve essere meno negativa. Il valore ottimale è $V_{GS} = 0$.

Ricapitolando: per portare in OFF i MOS valgono le seguenti relazioni:

$$V_{GS} < V_{GS(th)} \quad \text{per il NMOS} \quad (\text{valore ottimale } V_{GS} = 0)$$

$$V_{GS} > V_{GS(th)} \quad \text{per il PMOS} \quad (\text{valore ottimale } V_{GS} = 0)$$

Nello stato di interdizione il canale non è formato e quindi il ramo fra drain e source è aperto; allora il MOS può essere rappresentato solo con un interruttore aperto.

Stato ON

In questo caso per portare in conduzione un MOS valgono le seguenti relazioni:

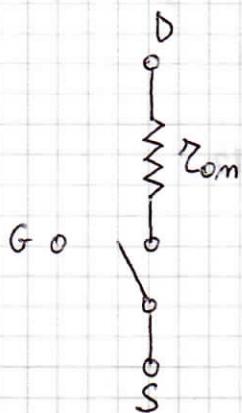
$$V_{GS} > V_{GS(th)} \quad \text{per il NMOS} \quad (\text{valore ottimale } V_{GS} = V_{DD})$$

$$V_{GS} < V_{GS(th)} \quad \text{per il PMOS} \quad (\text{valore ottimale } V_{GS} = -V_{DD})$$

dove V_{DD} è la tensione di alimentazione.

Nello stato ON il MOS si comporta come una resistenza R_{om} di basso valore.

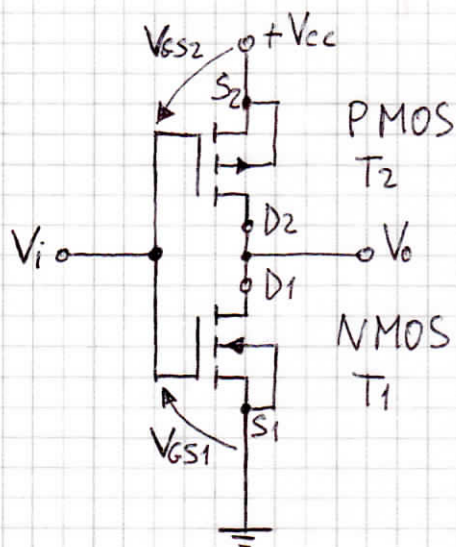
Nei due stati di funzionamento il MOS può essere rappresentato dal seguente circuito equivalente:



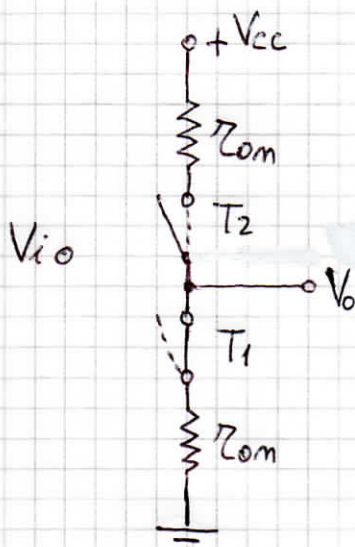
Si indica con t_{on} il tempo di commutazione dallo stato OFF allo stato ON, e con t_{off} il tempo di commutazione dallo stato ON allo stato OFF.

IL CMOS

Il CMOS (Complementary MOS) viene usato per realizzare circuiti integrati logici utilizzando insieme NMOS e PMOS.



CMOS



Circuito elettrico equivalente

Un NMOS e un PMOS sono collegati in serie tramite i terminali di drain D_1 e D_2 , presentando i terminali di gate collegati insieme. Questo tipo di struttura CMOS è quella base e realizza la porta logica invertente NOT.

Quando $V_i = 0$, il NMOS T_1 , avendo $V_{GS1} < V_{GS(th)}$, risulta OFF. Il PMOS T_2 , avendo $V_{GS2} = V_i - V_{cc} = -V_{cc} < V_{GS(th)}$, è ON. Allora l'uscita risulta collegata attraverso il canale di T_2 a V_{cc} e quindi la tensione V_o si trova a livello alto.

Nel caso $V_i = V_{cc}$, lo stato dei due MOS si inverte e l'uscita viene collegata a massa del canale di T_1 in conduzione. Pertanto $V_o = 0$.
E quindi il livello della tensione di uscita risulta basso.

